

⑫ 公開特許公報(A)

昭64-47032

⑪ Int. Cl.⁴
H 01 L 21/318識別記号 庁内整理番号
M-6708-5F
B-6708-5F

⑬ 公開 昭和64年(1989)2月21日

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 半導体装置の表面保護膜の形成方法

⑮ 特 願 昭62-204817

⑯ 出 願 昭62(1987)8月18日

⑰ 発 明 者 松 橋 秀 明 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
⑱ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
⑲ 代 理 人 弁理士 大 垣 孝

明 細 書

1. 発明の名称

半導体装置の表面保護膜の形成方法

2. 特許請求の範囲

(1) 半導体装置の表面保護膜を形成するに当り、

レーザ照射及びプラズマ印加を行えるCVD装置を用い、

レーザCVD窒化ケイ素膜の引張応力とプラズマCVD窒化ケイ素膜の圧縮応力が相殺するような膜厚比となるように、レーザCVDによる窒化ケイ素膜とプラズマCVDによる窒化ケイ素膜とを、それぞれの膜厚を制御しながら、下地上に交互に積層して多層構造の表面保護膜として形成すること

を特徴とする半導体装置の表面保護膜の形成方法。

(2) レーザCVDによる窒化ケイ素膜の膜厚制御はレーザ照射時間を変えて行い、プラズマCVDによる窒化ケイ素膜の膜厚制御はプラズマ

印加時間を変えて行うことを特徴とする特許請求の範囲第1項に記載の半導体装置の表面保護膜の形成方法。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、半導体装置の表面保護膜、特に残留応力の少ない表面保護膜の形成方法に関する。

(従来の技術)

従来より、半導体装置の施したアルミニウム(Al)配線、或いはその他の金属配線を保護するための種々の表面保護膜が提案されている。

例えば、この表面保護膜を窒化ケイ素からなる膜として、水分やアルカリイオンの侵入を防ぎ、Al配線等の腐食を防止する技術が知られている。

しかし、例えばAl配線上にプラズマCVDによって窒化ケイ素からなる表面保護膜を400~500℃の低温下で形成した場合、この窒化ケイ素膜の応力は、圧縮応力で 1×10^{10} dyn/

cm^2 と大きくなるため、保護すべき配線上にボイドが発生してしまい、これが配線の抵抗を増大したり、配線を断線させたりする原因となっていた。

このようなボイドの発生を回避するため、特開昭52-149975号公報に開示されているような技術が提案されている。

第3図は、この従来提案されている表面保護膜の説明に供する部分的断面図である。この表面保護膜は、単独ではボイド発生の原因となるプラズマCVDによって形成された窒化ケイ素膜(SiN膜)(以下、この膜をPCVD-SiN膜と称する場合もある。)に加えて、単独では化学的な影響に弱いリンシリケートガラス膜(以下、この膜をPSG膜と称する場合もある。)との二層構造として構成したものである。同図において、10はケイ素(Si)からなる基板、12は基板10上に設けた酸化ケイ素(SiO_2)膜、14はこの膜12上に形成された配線であって、これらによって配線済み基板16を構成している。この配

と、PCVD-SiN膜の圧縮応力に対して、この応力を緩和するためのPSG膜の引張応力が100分の1程度しかない。従って、半導体装置の集積度を高めるため、配線の線幅をサブミクロンにまで微細化させた場合には、例えば、PCVD-SiN膜に対するPSG膜の膜厚の比率を高めても、1.5~2.0 μm の配線幅の場合には問題ではなかったような応力が問題となり始めるが、従来の技術ではこの応力を完全になくすることが出来なかった。

このように、従来の表面保護膜では問題とならなかった程度の残留応力によって、配線にボイドが発生し、配線抵抗の増加や断線といった問題が生ずる。

さらに、この問題に加えて、PSG膜が吸湿性を持っており、配線の腐食を起し易いという問題があった。

この発明の目的は、上述した従来の問題点に鑑み、残留応力の小さい表面保護膜を提供すること

線済み基板16の上側にPSG膜18及びPCVD-SiN膜20の二層構造の表面保護膜22が設けられている。このPCVD-SiN膜20は水分やアルカリイオンに対して化学的な影響を受けにくく、従って表面安定保護効果が十分であり、また、PSG膜18はPCVD-SiN膜20に比べ残留応力も小さくピンホール密度も小さく、機械的強度に対して強いので、互いに単独膜での欠点を両膜からなる二層構造の膜によって改善を図っている。尚、この表面保護膜は、二層併せて8000~10000Å程度の膜厚である。

また、この構成による表面保護膜の利点として、例えば、PSGに含有させるリンの濃度を10重量%とした場合、その引張応力は $1 \times 10^8 \text{ dyn/cm}^2$ となるので、わづかではあるが、表面保護膜の残留応力を緩和することが出来る。

(発明が解決しようとする問題点)

しかしながら、この従来の表面保護膜であるにある。

(問題点を解決するための手段)

この目的の達成を図るため、この発明の半導体装置の表面保護膜の形成方法によれば、

レーザCVDによる窒化ケイ素膜とプラズマCVDによる酸化ケイ素膜とを、それぞれの膜厚を制御しながら、下地上に交互に積層して多層構造の表面保護膜を形成することを特徴とする。

この発明の実施に当り、レーザCVDによる窒化ケイ素膜の膜厚制御はレーザ照射時間を変えて行うと共に、プラズマCVDによる酸化ケイ素膜の膜厚制御はプラズマ印加時間を変えて行うことを特徴とする。

(作用)

この発明の表面保護膜の形成方法によれば、プラズマ放電及びレーザ照射を行えるCVD装置を用いることによって、配線が形成されている下

地上に、圧縮応力を持つPCVD-SiN膜と、このPCVD-SiN膜の圧縮応力とは逆方向で大きさがほぼ等しい引張応力を持つレーザCVDによるSiN膜とを交互に積層してなる積層構造の表面保護膜を形成することが出来、しかも、この形成に際し、それぞれの膜厚を適切に制御出来るので、残留応力の少ない保護膜を得ることが出来る。

(実施例)

以下、図面を参照して、この発明の実施例につき説明する。

第1図はこの発明の半導体装置の表面保護膜の形成方法の一実施例を説明するための、下地上に表面保護膜が形成された状態を概略的に示す断面図である。従って、各構成成分の形状、寸法及び配置関係は図示例にのみ限定されるものではなく、さらに、以下説明する数値例は単なる好適例であって、何等これに限定されるものではないことを理解されたい。また、第1図において、

照射とプラズマ放電の両者を選択的に行って反応ガスを励起して膜形成を行える装置である。この装置の構成についてはこの発明の要旨ではないので、その詳細な説明を省略する。

まず、反応室30の下部電極32上に配線済み基板16をAL配線14側を上にして搭載した後、真空装置によって適当な真空度例えば 10^{-3} Torr程度の真空度とする。然る後、ヒータ34によって配線基板16を、膜形成が可能でかつ下地の配線が損傷しない程度の適当な温度例えば400℃程度の温度で、加熱する。次に、原料ガス導入口36a及び36bから反応室30内へシラン(SiH₄)ガス及びアンモニア(NH₃)ガスをそれぞれ送給する。この場合、これら原料ガス(反応ガス)のそれぞれの分圧を、真空度に応じて、1~100Paの範囲内で変えることが出来るが、上述した真空度では好ましくはシランとアンモニアとを1Paと20Paの分圧で導入するのが良い。

この状態で、反応室30の外部に配設したレーザ発振装置38を作動させる。ガラス窓40を通して

第3図に示した構成成分と同一の構成成分については、同一の符号を付して示し、その詳細な説明を省略する。

この実施例によれば、設計に応じたパターンのAL配線14が形成されている配線済み基板16上に、レーザCVDによる窒化ケイ素膜24とプラズマCVDによる窒化ケイ素膜26とを交互にそれぞれ所望の膜厚で積層し、多層構造の表面保護膜28を形成する。以下、説明の便宜上、レーザCVDによる窒化ケイ素膜24をレーザCVD-SiN膜と称し、プラズマCVDによる窒化ケイ素膜26をPCVD-SiN膜と称する。第1図に示す実施例では、下地の配線済み基板16上に、先ず、レーザCVD-SiN膜24を成長させ、次にこの膜24上にPCVD-SiN膜26を成長させた例を示しているが、積層の順序は逆であっても良い。

次に、第1図及び第2図を参照して、これら両膜24及び26の形成工程につき説明する。

第2図は、この発明の表面保護膜を積層成長させるために使用するCVD装置であって、レーザ

レーザ光42を照射する。この場合、反応ガスを励起できる波長を選択しなければならないが、この実施例においては193nmの波長とする。また、レーザ光は100~200mJのエネルギーで10~100ppsのパルス、好ましくは、200mJで50ppsのパルスとする。このレーザ光42により、原料ガス導入口36a及び36bからそれぞれ導入された反応ガスを励起させ、レーザ照射時間を制御することによって、レーザCVD-SiN膜を例えば500Åの膜厚となるようにする。尚、この場合、通常はレーザ光の幅が20mm程度であり、被処理物である配線済み基板16の大きさ(通常は10cm程度である。)に比較して小さいので、配線済み基板16を移動或いは回転させることによってレーザCVD-SiN膜24の膜厚の均一化を図ることが好ましい。

次に、レーザ発振装置38を停止させ、このCVD装置において、排気速度、ガス流量を変化させ、シラン(SiH₄)とアンモニア(NH₃)

とをそれぞれ真空度に応じて10~500Paの範囲内の分圧とすることが出来るが、好ましくは、シラン(SiN₄)とアンモニア(NH₃)とを30Paと150Paの分圧で導入させる。この後、上部電極44に周波数13.56MHzの高周波電力を高周波電源46から印加し、上部電極44と下部電極32との間にプラズマを発生させる。この時の高周波出力は、設計に応じて100~500Wの範囲内とするが、好ましくは、200W程度とするのが良い。このプラズマ印加時間を制御して、先に成長させたレーザCVD-SiN膜24上にPCVD-SiN膜26をレーザCVD-SiN膜24と同じサブミクロンの線幅でしかも同じ500Åの膜厚となるように積層する。尚、このプラズマCVDを行っている間は、シャッタ48を閉じ、ガラス窓40にSiN膜が形成されないようにすることが望ましい。この後、前述したレーザCVD-SiN膜24及びPCVD-SiN膜26を所望の総膜厚(例えば8000Å)まで交互に積層して表面保護膜28を形成する。尚、第2

せると両膜の境界面で剥れ易くなる。ところが、膜厚を薄くすると、反り量が少なくなるので、それぞれのSiN膜の膜厚は薄くすることが望ましい。

このように、互いに逆向きでしかも比較的大きな残留応力を持つレーザCVD-SiN膜とPCVD-SiN膜とを交互に何層かに重ねて多層構造とした表面保護膜を形成することにより、それぞれのSiN膜間の密着性の高い、かつ、残留応力の小さい保護膜を得ることが出来る。この保護膜によれば、残留応力が小さくしかも薄いので、下地に働く力も小さくなり、従って、配線のボイドの発生が少なく、抵抗増加、断線が少ないといった信頼性の高い保護膜を得ることが出来る。

また、これらレーザCVD-SiN膜及びPCVD-SiN膜はそれぞれ吸湿性を有していないので、この保護膜は下地の配線等の金属配線を腐食させる恐れが無い。

上述した実施例では、レーザCVD-SiN膜及びPCVD-SiN膜を等しい膜厚として全体

図には全部で2層ずつ4層しか示していないが、この実施例では全体で8層ずつ16層となる。

このように、この実施例で形成したレーザCVD-SiN膜24及びPCVD-SiN膜26のストレスはそれぞれ $6 \times 10^9 \text{ dyn/cm}^2$ の引張応力、 $6 \times 10^9 \text{ dyn/cm}^2$ の圧縮応力であるため、同一の膜厚ずつ数回に分けて形成することにより、SiN膜の残留応力をなくすることが出来る。また、それぞれの膜の応力の絶対値が多少異なる場合でも、膜厚比を変えることにより、残留応力をなくすることが出来る。

既に説明した通り、レーザCVD-SiN膜及びPCVD-SiN膜の膜厚を実際にはレーザ照射時間及びプラズマ印加時間を変えることによってそれぞれ容易に制御することが出来、従って、応力を容易に制御することが出来、多層膜の残留応力を $\sim 10^9 \text{ dyn/cm}^2$ 程度またはそれ以下にまですることが出来る。

また、レーザCVD-SiN膜とPCVD-SiN膜との応力差が大きいため、膜厚を増大さ

で8000Åの厚みに形成したが、各膜の膜厚比及び全体の膜厚は、残留応力を零にするように、設計に応じて任意適切な値に設定することが出来る。

(発明の効果)

上述した説明からも明らかなように、この発明の半導体装置の表面保護膜の形成方法によれば、同じ窒化シリコン膜でありながら、レーザCVDによる場合とプラズマCVDによる場合とではそれぞれの成長膜の応力が引張応力と圧縮応力というように互いに逆方向で実質的に同等の残留応力を持った膜を同一半導体装置内で交互に多層に積層することにより、残留応力が無く、しかも、それぞれのSiN膜間の密着性の良いパッシベーション膜を表面保護膜として形成出来る。

さらに、これらSiN膜は吸湿性を有さないもので、下地の金属配線を腐食する恐れは無い。

このような表面保護膜は下地の金属配線に対して残留ストレスの無いパッシベーション膜と

なり、従来のようなボイドの発生による抵抗増大、断線等の生じない半導体装置を提供することが出来る。

46…高周波電源、48…シャッタ。

4. 図面の簡単な説明

第1図はこの発明の半導体装置の表面保護膜の形成方法の一実施例の説明に供する断面図、

第2図はこの発明の半導体装置の表面保護膜の形成に用いるCVD装置の概略図、

第3図は従来の半導体装置の表面保護膜の説明に供する断面図である。

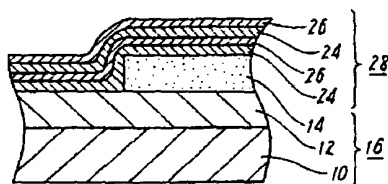
- | | |
|-----------------|-----------------------|
| 10…基板、 | 12…SiO ₂ 膜 |
| 14…Al配線、 | 16…配線済み基板 |
| 24…レーザCVD-SiN膜 | |
| 26…PCVD-SiN膜 | |
| 28…表面保護膜、 | 30…反応室 |
| 32…下部電極、 | 34…ヒータ |
| 36a、36b…原料ガス導入口 | |
| 38…レーザ発振装置、 | 40…ガラス窓 |
| 42…レーザ光、 | 44…上部電極 |

特許出願人

沖電気工業株式会社

代理人 弁理士

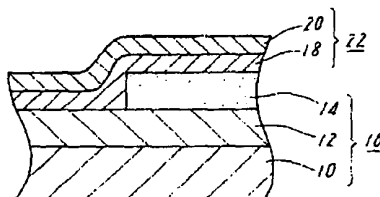
大垣 孝



- 10: 基板 12: SiO₂膜
14: Al配線 16: 配線済み基板
24: レーザCVD-SiN膜
26: PCVD-SiN膜
28: 表面保護膜

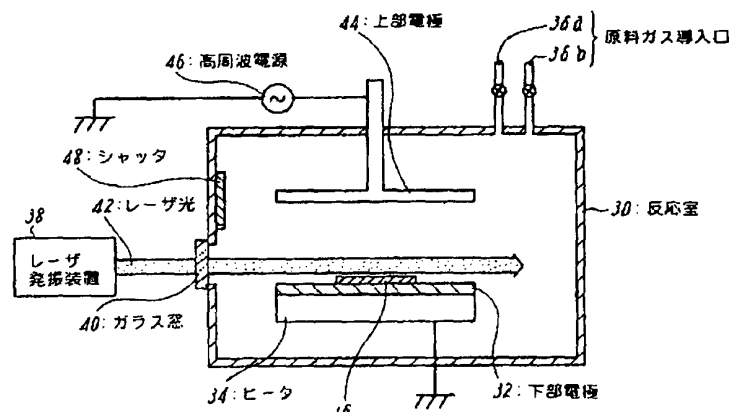
この発明の説明に供する断面図

第1図



従来の表面保護膜の説明図

第3図



この発明の形成方法に用いるCVD装置

第2図

手続補正書

昭和63年9月28日

特許庁長官 吉田 文毅 殿

1 事件の表示 昭和62年特許願第204817号

2 発明の名称

半導体装置の表面保護膜の形成方法

3 補正をする者

事件との関係 特許出願人

住所 (〒105)

東京都港区虎ノ門1丁目7番12号

名称 (029)沖電気工業株式会社

代表者 小杉 信光

4 代理人 〒170 ☎ (988)5563

住所 東京都豊島区東池袋1丁目20番地5

池袋ホワイトハウスビル905号

氏名 (8541)弁理士 大垣 孝

5 補正命令の日付 自発

6 補正の対象

明細書の「発明の詳細な説明の欄」

7 補正の内容 別紙の通り

方式
審査



(1).明細、第10頁第20行の「(SiN.)」を『(SiH.)』と訂正する。

(2).同、第11頁第3行の「(SiN.)」を『(SiH.)』と訂正する。

(3).同、第11頁第13行の「同じサブミクロンの線幅でしかも」を削除する。

(4).同、第13頁第11行の「小さくしかも薄いので、」を『小さいので、』と訂正する。